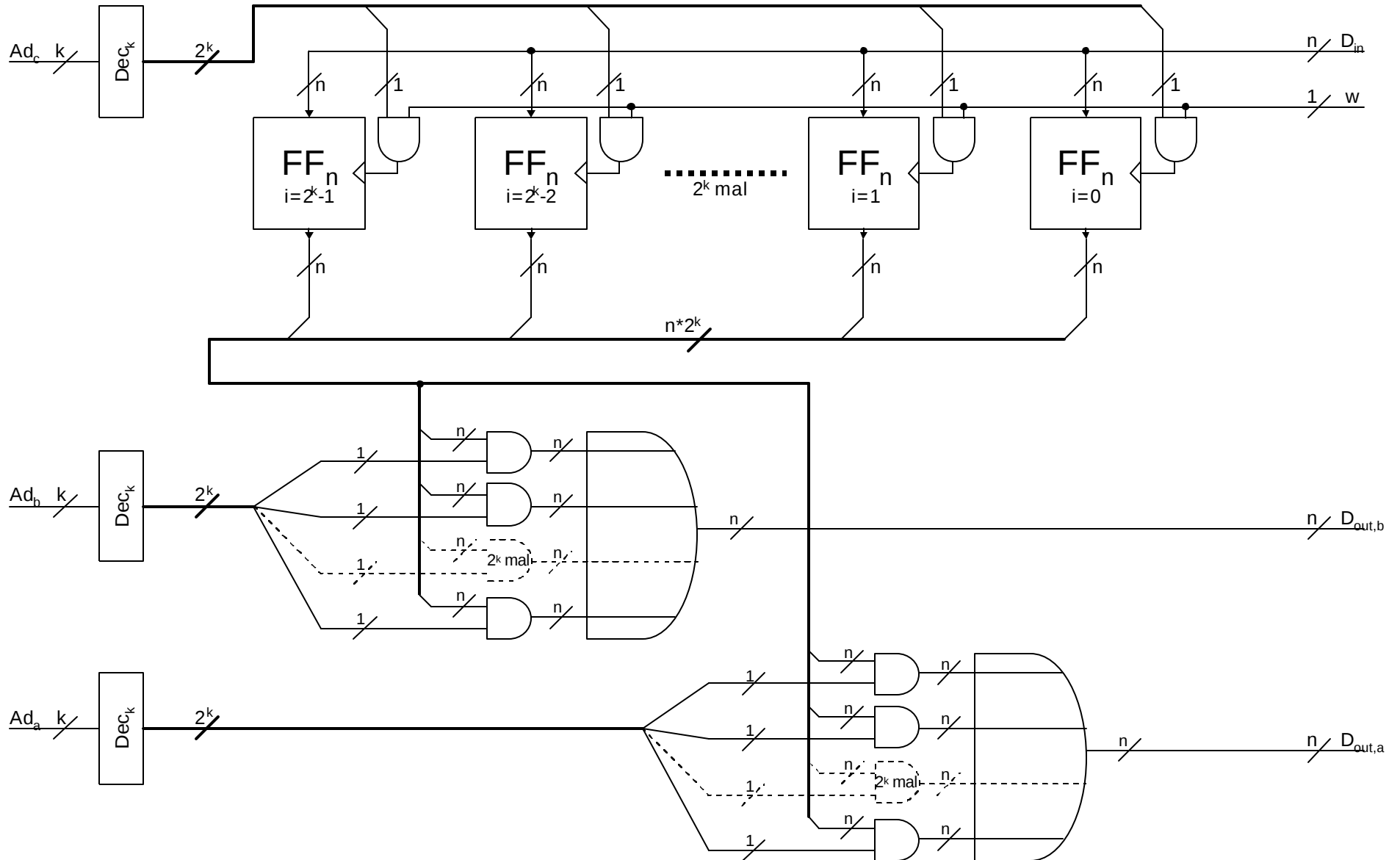


Aufgabe 1

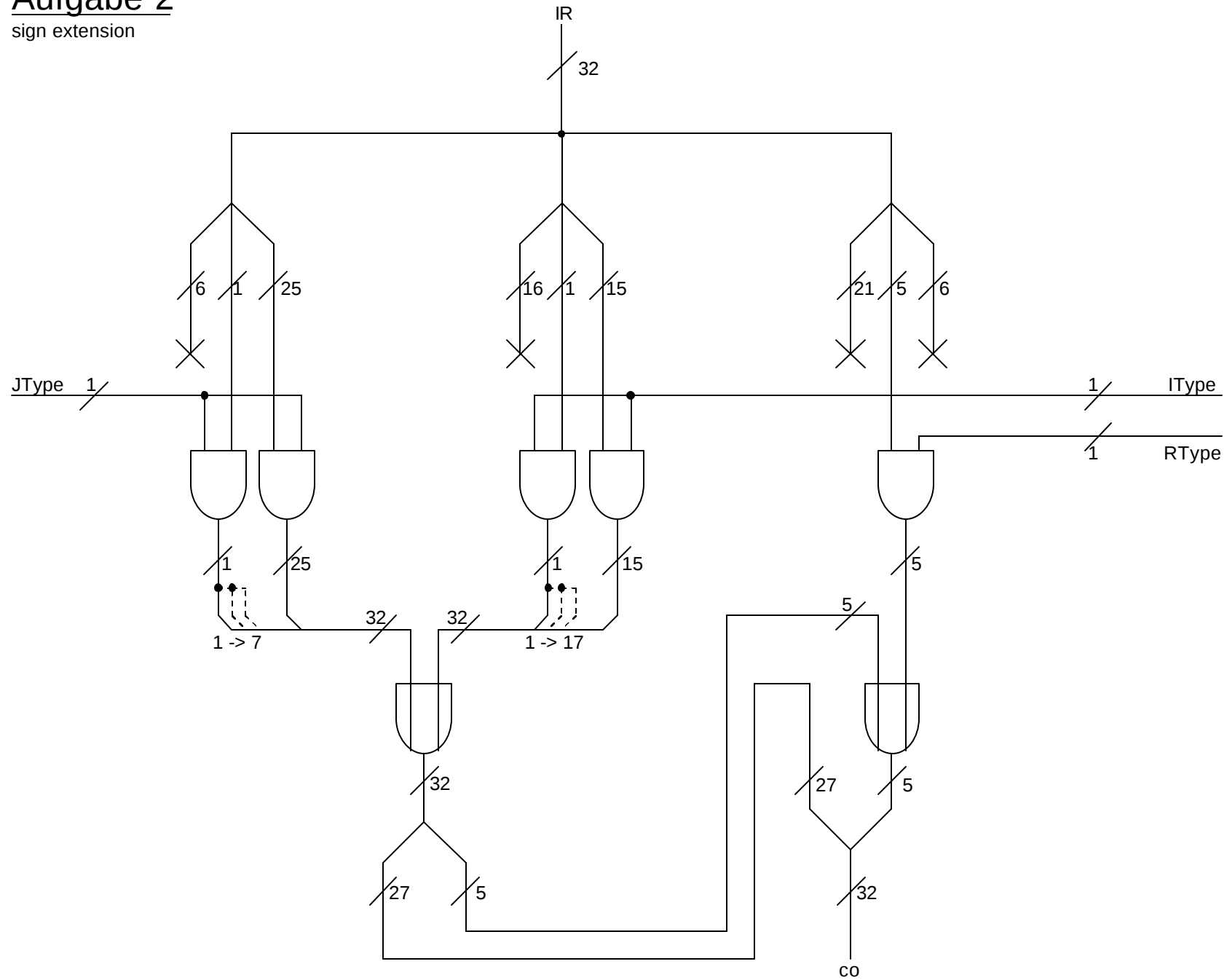
3-Port-RAM

sei FF_n eine Anordnung von n Flipflops mit einem Eingang $D_{in}[n-1:0]$, einem Ausgang $D_{out}[n-1:0]$ und einem clock enable $ce[0:0]$ wobei der Eingang/Ausgang des i -ten Flipflops mit $D_{in,i}/D_{out,i}$ und der Eingang ce aller Flipflops mit ce von FF_n verbunden ist



Aufgabe 2

sign extension



Aufgabe 4

n-Bit-Zähler bestehend aus n Flipflops, n Invertern und (n-1) AND-Gattern

Zählerstand wird bei jedem Clock-Signal inkrementiert, Anfangszustand des Zählers in undefiniert

