Universität des Saarlandes
FR 6.2 - Informatik
Prof. Dr. W.J. Paul
Dipl. Inform. M. Klein
Dipl. Inform. T. In der Rieden

6. Übungsblatt Informatik II

(Abgabe: 06.06.2003)

Notation:

- Für natürliche Zahlen $t > 0$ und Register x bezeichne x^t den Inhalt von Register x nach t Takten und x^0 den definierten initialen Wert des Registers x.
- Für natürliche Zahlen $t > 0$ und Signale s bezeichne s^t den Wert des Signals s am Ende von Takt t.

1. **Aufgabe: (3 Port RAM)** **(10 Punkte)**
   Konstruiere ein 3 Port RAM R mit folgenden Eigenschaften:
   - R hat Eingänge $Din \in \{0,1\}^n$; $Ad_a, Ad_b, Ad_c \in \{0,1\}^k$; $w \in \{0,1\}$ und Ausgänge $Dout_a, Dout_b \in \{0,1\}^n$
   - Für $i \in \{0, ..., 2^k - 1\}$ gilt $R[i]^t = \begin{cases} Din^t \; ; \; i = \langle Ad_c^t \rangle \text{ und } w^t = 1 \\ R[i]^{t-1} \;\; ; \;\; \text{sonst} \end{cases}$
   - $Dout_a^t = R[\langle Ad_a^t \rangle]^{t-1}$; $Dout_b^t = R[\langle Ad_b^t \rangle]^{t-1}$

2. **Aufgabe: (Sign Extension)** **(6 Punkte)**
   Konstruiere einen Schaltkreis mit Eingängen $IR \in \{0,1\}^{32}$; $IType, RType, JType \in \{0,1\}$ wobei zu jedem Zeitpunkt genau eines der Type-Signale $= 1$ ist und Ausgängen $co \in \{0,1\}^{32}$, so dass
   $$co = \begin{cases} IR[15]^{16} IR[15:0] \; ; \; IType = 1 \\ IR[25]^{6} IR[25:0] \;\; ; \; JType = 1 \\ 0^{27} IR[10:6] \qquad ; \; RType = 1 \end{cases}$$

3. **Aufgabe: (Günstiger Addierer)** **(4 + 8 Punkte)**
   (a) Konstruiere eine Schaltung aus folgenden Komponenten:
   - 2 n-Bit breite Register $x[n-1:0]$ und $y[n-1:0]$
   - 1 $(n+1)$-Bit breites Register $s[n:0]$ mit $s_n^0 = 0$
   - 1 Volladdierer

   mit der Eigenschaft: $\langle s^n \rangle = \langle x^0 \rangle + \langle y^0 \rangle$.

   (b) Beweise die Korrektheit deiner Konstruktion.

4. **Aufgabe: (Zähler)** **(6 Punkte)**
   Ein n-Bit Zähler ist eine Schaltung mit Ausgängen $x \in \{0,1\}^n$, so dass
   $\langle x^{t+1} \rangle \equiv \langle x^t \rangle + 1 \pmod{2^n}$
   Konstruiere einen n-Bit Zähler, der nur aus n Flip Flops, n Invertern und $n-1$ AND-Gattern besteht.

5. **Aufgabe: (Nand-Darstellung)** **(6 Punkte)**
   Wir definieren als neuen Operator in booleschen Ausdrücken den NAND-Operator $\bar{\wedge}$ durch folgende Werte-Tabelle:

x	y	$x \bar{\wedge} y$
0	0	1
0	1	1
1	0	1
1	1	0

Beweise: zu jeder Schaltfunktion f gibt es einen Boole'schen Ausdruck e, der f berechnet und nur aus NAND-Operatoren besteht.

Universität des Saarlandes

FR 6.2 - Informatik
Prof. Dr. W.J. Paul
Dipl. Inform. M. Klein
Dipl. Inform. T. In der Rieden

6. Übungsblatt Informatik II

(Abgabe: 06.06.2003)

6. *** Aufgabe: (Von Neumann Addierer)** **(4 + 4 + 2 Punkte *)**

Abbildung 1 zeigt die Konstruktion eines so genannten Von Neumann Addierers. Er ist aus den beiden $n+1$ Bit breiten Registern x und y und $n+1$ vielen Halbaddierern aufgebaut. Es gelte $x_n^0 = 0$ und $y_n^0 = 0$.

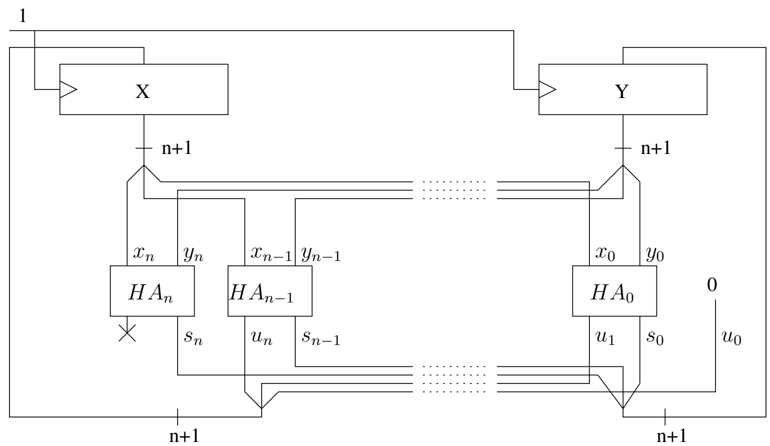

Abbildung 1: Von Neumann Addierer

(a) Beweise: $\langle x^t \rangle + \langle y^t \rangle = \langle x^0 \rangle + \langle y^0 \rangle$ für alle $t \geq 0$.

(b) Beweise: $\exists\ t \leq n+1 : \langle y^t \rangle = \langle x^0 \rangle + \langle y^0 \rangle$, d.h. der Von Neumann Addierer braucht maximal $n+1$ Taktzyklen, um die Summe von $\langle x^0 \rangle + \langle y^0 \rangle$ zu berechnen und im Register y zu speichern.

(c) In welchem Fall braucht dieser Addierer genau $n+1$ Takte für die Addition?